



**UNIVERSITAS PAKUAN**  
**FAKULTAS KEGURUAN DAN ILMU PENDIDIKAN**  
**PROGRAM STUDI : ILMU KOMPUTER**

**RENCANA PEMBELAJARAN SEMESTER (RPS)**

<b>MATA KULIAH (MK)</b>	<b>KODE</b>	<b>RUMPUN MK</b>	<b>BOBOT (SKS)</b>	<b>SEMESTER</b>	<b>NO&amp;TGL DOK</b>
Sistem Digital Lanjut	651KB4529	Sistem Komputer	3 Sks	3	25 Agustus 2023
<b>OTORISASI</b>	<b>Pengembang RPS</b>		<b>Koordinator RMK</b>		<b>Ketua Prodi</b>
	Agung Prajuhana Putra, M.Kom		Prof. Dr. Ing. Soewarto Hardhinata		Arie Qurania, M.Kom
<b>Capaian Pembelajaran (CP)</b>	<b>CPL-PRODI yang dibebankan pada MK</b>				
	CPL 1	Menunjukkan sikap profesional dalam bentuk Institusi/Universitas kepatuhan pada etika profesi, kemampuan bekerjasama dalam tim multidisiplin, pemahaman tentang pembelajaran sepanjang hayat, dan respon terhadap isu sosial dan perkembangan teknologi.			
	CPL 2	Menguasai secara mendalam konsep teori dan praktek implementasi dibidang informatika khususnya dalam bidang Software Enggineering, Kecerdasan Buatan dan data science, dan hardware programming dan jaringan			
	CPL 3	Memiliki kemampuan (pengelolaan) manajerial tim dan kerja sama (team work), manajemen diri, mampu berkomunikasi baik lisan maupun tertulis dengan baik dan mampu melakukan presentasi.			
	CPL 4	Kemampuan menganalisis, merancang, membuat dan mengevaluasi user interface dan aplikasi interaktif dengan mempertimbangkan kebutuhan pengguna dan perkembangan ilmu transdisiplin			
CPL 5	Kemampuan mendesain, mengimplementasi dan mengevaluasi solusi dalam mengembangkan aplikasi sesuai dengan bidang peminatan (system engineering, kecerdasan buatan, network dan hardware programming).				

	CPL 6	Memiliki pengetahuan yang memadai terkait cara kerja sistem komputer dan mampu menerapkan/menggunakan berbagai algoritma/metode untuk memecahkan masalah pada suatu organisasi.
<b>Capaian Pembelajaran Mata Kuliah (CPMK)</b>		
	CPMK 1	<b>Mahasiswa</b> mampu mendesain Sistem Bilangan, Konversi Bilangan, Rangkaian Aritmatika, Gerbang Logika Dasar secara <b>mandiri dan terukur</b> .
	CPMK 2	Mahasiswa mampu mendesain dari Aljabar Bolean, NAND, NOR, SOP dan POS secara mandiri dan bertanggung jawab.
	CPMK 3	Mahasiswa mampu mendesain Rangkaian Sekuensial Register, Counter, latch dan Flip-Flop secara tim dan bertanggung jawab.
	CPMK 4	Mahasiswa mampu mensimulasikan Rangkaian Kombinasional Multiplexer, Enkoder, Dekoder, Demultiplexer, Konverter kode dan ALU secara mandiri dan bertanggungjawab.
	CPMK 5	Mahasiswa Mampu mengimplementasikan Rangkaian Logika dalam Rangkaian Terpadu dan Rangkaian Digital secara mandiri dan bertanggungjawab.
	CPMK 6	Mahasiswa mampu mengimplementasikan Programable Logic dan Perancangan Komputer Digital.
<b>Kemampuan Akhir tiap Tahapan Belajar (Sub-CPMK)</b>		
	Sub-CPMK 1	<b>Mahasiswa</b> mampu melakukan Analisis, Desain dan mensimulasikan Sistem Bilangan, Konversi Bilangan, Rangkaian Aritmatika, Gerbang Logika Dasar secara <b>mandiri dan terukur</b> .
	Sub-CPMK 2	Mahasiswa mampu melakukan Analisis, Desain dan mensimulasikan dari Aljabar Bolean, NAND, NOR, SOP dan POS secara mandiri dan bertanggung jawab.
	Sub-CPMK 3	Mahasiswa mampu melakukan Analisis, Desain dan mensimulasikan Rangkaian Sekuensial Register, Counter, latch dan Flip-Flop secara tim dan bertanggung jawab.
	Sub-CPMK 4	Mahasiswa mampu melakukan Analisis, Desain dan Implementasi Rangkaian Kombinasional Multiplexer, Enkoder, Dekoder, Demultiplexer, Konverter kode dan ALU secara mandiri dan bertanggungjawab.
	Sub-CPMK 5	Mahasiswa Mampu melakukan Analisis, Desain dan Implementasi Rangkaian Logika dalam Rangkaian Terpadu dan Rangkaian Digital secara mandiri dan bertanggungjawab.

	Sub-CPMK 6	Mahasiswa mampu melakukan Analisis, Desain dan Implementasi Programmable Logic dan Perancangan Komputer Digital.					
	<b>Korelasi CPL terhadap CPMK</b>						
		<b>CPMK1</b>	<b>CPMK2</b>	<b>CPMK3</b>	<b>CPMK4</b>	<b>CPMK5</b>	<b>CPMK6</b>
	<b>CPL 1</b>	V	V	V	V		
	<b>CPL 2</b>	V	V	V	V		
	<b>CPL 3</b>	V	V	V	V		
	<b>CPL 4</b>	V	V	V	V		
	<b>CPL 5</b>	V	V	V	V	V	V
<b>CPL 6</b>	V	V	V	V	V	V	

<b>Deskripsi Singkat MK</b>	Mata kuliah ini memperkenalkan pengetahuan, analisis, sintesis dan implementasi perangkat keras sistem digital dan komputer digital. Topik-topik yang akan dibahas meliputi: Pemahaman Sistem Bilangan, Konversi Bilangan, Rangkaian Aritmatika, Gerbang Logika Dasar, Aljabar Bolean, NAND, NOR, SOP dan POS, Register, Counter, latch Flip-Flop, Multiplexer, Encoder, Dekoder, Demultiplexer, Konverter kode, ALU, Programmable logic dan Perancangan Komputer Digital.
<b>Bahan Kajian/ Materi Pembelajaran</b>	Sistem Bilangan, Konversi Bilangan, Rangkaian Aritmatika, Gerbang Logika Dasar, Aljabar Bolean, NAND, NOR, SOP dan POS, Register, Counter, latch Flip-Flop, Multiplexer, Encoder, Dekoder, Demultiplexer, Konverter kode, ALU, Programmable logic dan Perancangan Komputer Digital.
<b>Pustaka</b>	<b>Utama :</b>
	Andi, Agung, Iqbal (2019). Buku Ajar Sistem Digital.
	<b>Pendukung :</b>

	Hardianto (2018). Sistem Digital.
	Riza Alfita (2018). Sistem Digital.
	Budiharto (2018). Elektronika Digital dan Sistem Embedded.
<b>Dosen Pengampu</b>	Agung Prajuhana Putra, M.Kom
<b>Mata Kuliah Syarat</b>	Sistem Digital Dasar

Minggu ke	Kemampuan akhir tiap tahapan belajar (Sub-CPMK)	Penilaian		Bentuk Pembelajaran, Metode Pembelajaran, Penugasan Mahasiswa ( <i>Estimasi Waktu</i> )		Materi Pembelajaran ( <i>Pustaka</i> )	Bobot Penilaian %
		Indikator	Kriteria& bentuk	Luring	Daring		
1,2,3	Mampu melakukan Analisis, Desain dan Implementasi Sistem Bilangan, Konversi Bilangan, Rangkaian Aritmatika, Gerbang Logika Dasar (Sub-CPMK 1)	<ul style="list-style-type: none"> <li>• Menganalisis Sistem Bilangan.</li> <li>• Menelaah proses Konversi Bilangan.</li> <li>• Pemahaman Representasi Bilangan.</li> <li>• Menganalisis Rangkaian Aritmatika.</li> <li>• Mensimulasikan Rangkaian Aritmatika.</li> <li>• Mengaplikasikan Rangkaian Aritmatika.</li> <li>• Menganalisis Gerbang Logika Dasar.</li> <li>• Mensimulasikan Rangkaian Aritmatika.</li> </ul>	Kriteria: 1) Diskusi 2) Tugas Resume Materi Kuliah 3) Tugas-1 4) Tugas-2 5) Tugas-3  Bentuk Penilaian : Penilaian Kinerja	Diskusi, tanya jawab, praktikum, tugas mandiri dan terstruktur	lms.unpak.ac.id	Sistem Bilangan, Konversi Bilangan, Rangkaian Aritmatika, Gerbang Logika Dasar.	14

		<ul style="list-style-type: none"> <li>• Mendesain Gerbang Logika Dasar.</li> <li>• Mensimulasikan Gerbang Logika Dasar.</li> </ul>					
4,5	Mahasiswa mampu melakukan Analisis, Desain dan mensimulasikan dari Aljabar Bolean, NAND, NOR, SOP dan POS secara mandiri dan bertanggung jawab. (Sub-CPMK 2)	<ul style="list-style-type: none"> <li>• Menganalisis Konsep Gerbang NAND dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Menganalisis Konsep Gerbang NOR dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Mengaplikasikan konsep Gerbang NAND.</li> <li>• Mengaplikasikan konsep Gerbang NOR.</li> <li>• Menganalisis SOP dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Menganalisis POS dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Mengaplikasikan konsep SOP.</li> <li>• Mengaplikasikan konsep POS.</li> </ul>	<p>Kriteria:</p> <ol style="list-style-type: none"> <li>1) Diskusi</li> <li>2) Tugas Resume Materi Kuliah</li> <li>3) Tugas-4</li> <li>4) Tugas-5</li> </ol> <p>Bentuk Penilaian : Penilaian Kinerja</p>	Diskusi, tanya jawab, praktikum, tugas mandiri dan terstruktur	lms.unpak.ac.id	NAND, NOR, SOP, POS	14

6,7	Mahasiswa mampu melakukan Analisis, Desain dan mensimulasikan Rangkaian Sekuensial Register, Counter, latch dan Flip-Flop secara tim dan bertanggung jawab. (Sub-CPMK 3)	<ul style="list-style-type: none"> <li>• Menganalisis Konsep Rangkaian Sekuensial Register dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Menganalisis Konsep Rangkaian Counter dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Menganalisis Konsep Rangkaian Latch dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Menganalisis Konsep Rangkaian Flip-flop dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Mengaplikasikan Rangkaian Sekuensial Register.</li> <li>• Mengaplikasikan Rangkaian Counter.</li> <li>• Mengaplikasikan Rangkaian Latch dengan mendalam dan memberikan sudut pandang kritis.</li> <li>• Mengaplikasikan Rangkaian Flip-flop.</li> </ul>	<p>Kriteria:</p> <ol style="list-style-type: none"> <li>1) Diskusi</li> <li>2) Tugas Resume Materi Kuliah</li> <li>3) Tugas-6</li> <li>4) Tugas-7</li> </ol> <p>Bentuk Penilaian : Penilaian Kinerja</p>	Diskusi, tanya jawab, praktikum, tugas mandiri dan terstruktur	lms.unpak.ac.id	Rangkaian Sekuensial Register, Counter, Latch dan Flip-Flop.	14
8	<b>Ujian Tengah Semester</b>						

9,10	Mahasiswa mampu melakukan Analisis, Desain dan mensimulasikan Rangkaian Sekuensial Register, Counter, latch dan Flip-Flop secara tim dan bertanggung jawab. (Sub-CPMK 3)						15
11,12	Mahasiswa mampu melakukan Analisis, Desain dan Implementasi Rangkaian Kombinasional Multiplexer, Enkoder, Dekoder, Demultiplexer, Konverter kode dan ALU secara mandiri dan Bertanggungjawab (Sub-CPMK 3)						13
13	Mahasiswa Mampu melakukan Analisis, Desain dan Implementasi Rangkaian Logika dalam Rangkaian Terpadu dan Rangkaian Digital secara mandiri dan bertanggungjawab (Sub-CPMK 4)						8
14,15	Mahasiswa mampu melakukan Analisis, Desain dan Implementasi Programable Logic dan Perancangan Komputer Digital. (Sub-CPMK 5)						8
<b>16</b>	<b>Ujian Akhir Semester</b>						

**Rencana, Distribusi, dan Persentase Penilaian MK Sistem Digital Lanjut**

Sub-CPMK	UTS	UAS	Produk	Presentasi	Praktikum				Keaktifan	Sikap	Persentase Penilaian
					Kinerja	Laporan	UTS	UAS			
Sub-CPMK 1	5%	-	2%	2%	0,83%	0,83%	2,5%	-	0,63%	0,63%	14%
Sub-CPMK 2	5%	-	2%	2%	0,83%	0,83%	2,5%	-	0,63%	0,63%	14%
Sub-CPMK 3	5%	-	2%	2%	0,83%	0,83%	2,5%	-	0,63%	0,63%	14%
Sub-CPMK 4	5%	-	-	2%	0,83%	0,83%	2,5%	-	0,63%	0,63%	12%
Sub-CPMK 5	-	5%	2%	-	0,83%	0,83%	-	5,0%	0,63%	0,63%	15%
Sub-CPMK 6	-	5%	-	-	0,83%	0,83%	-	5,0%	0,63%	0,63%	13%
<b>Persentase Penilaian</b>	20%	20%	10%	10%	5%	5%	10%	10%	5%	5%	<b>100%</b>

Bogor, Agustus 2022

Agung Prajuhana Putra, M.Kom